# Cat-CVD法による強誘電体上へのSiN<sub>x</sub>膜作製

南川俊治\* 米澤保人\* 部家彰\* 藤森敬和\*\* 中村孝\*\* 増田淳\*\*\* 松村英樹\*\*\*

高速・高集積等優れた特性を持つ不揮発強誘電体メモリの開発が進められ,良質の保護膜,銅拡散バ リア膜等として窒化シリコン(SiN<sub>x</sub>)膜が注目を集めている。触媒(<u>Cat</u>alytic)-CVD法によるSiN<sub>x</sub>膜は,エ ッチングレートや残留応力が小さい等の優れた特性が報告されている。しかし,高温のタングステン(W) 線触媒体から熱輻射を受け大きな基板温度変化が起こり,膜質などの問題がある。本研究では,Cat-CVD 法でのSiN<sub>x</sub>膜を強誘電体メモリに適用する検討を行い,以下のことが明らかとなった。 光透過性のシャ ッタを用い堆積時の温度変化を軽減できる。 雰囲気(アンモニアならびにシラン)1.3 Pa,基板温度200 で強誘電体の電気特性を劣化させずにSiN<sub>x</sub>膜を形成できた。 このSiN<sub>x</sub>膜は緩衝フッ酸中でのエッチン グレートが20nm/minと高い耐食性を示し,3カ月の大気曝露に対しても酸化が生じない安定な膜である。 キーワード:触媒CVD,SiN<sub>x</sub>膜,低温作製,強誘電体,SiH<sub>4</sub>,NH<sub>3</sub>

# Preparation of SiN<sub>x</sub> Passivation Films for PZT Ferroelectric Capacitors by Catalytic Chemical Vapor Deposition

## Toshiharu MINAMIKAWA, Yasuto YONEZAWA, Akira HEYA, Yoshikazu FUJIMORI, Takashi NAKAMURA, Atsushi MASUDA and Hideki MATSUMURA

The feasibility of SiN<sub>x</sub> films prepared by catalytic chemical vapor deposition (Cat-CVD) at low substrate temperatures was studied for passivation of ferroelectric nonvolatile random access memories (FRAMs). The preparation of SiN<sub>x</sub> films on ferroelectric capacitors at low substrate temperature was performed. First, the influence of the thermal radiation from a hot catalyzer on the substrate was investigated. When the film deposition using Cat-CVD method starts, the light-transparerent shutter prevented substrate temperature from increasing. Secondly, the SiN<sub>x</sub> films on PZT capacitors were prepared at silane (SiH<sub>4</sub>) and ammonia (NH<sub>3</sub>) ambient of 1.3 Pa at 200 °C, without the degradation of the ferroelectricity of PZT. Etching rate of the SiN<sub>x</sub> films in buffered HF (16BHF) shows minimum value about 20 nm/min. No oxidation during air exposure for 3 months is observed for the SiN<sub>x</sub> film. Keywords : catalytic chemical vapor deposition, SiN<sub>x</sub> film, low deposition temperature, ferroelectric capacitor, SiH<sub>4</sub>, NH<sub>3</sub>

## 1.緒 言

ICカード等に利用されている強誘電体メモリは高 速動作,低消費電力,高集積性,耐書き換え特性等 に優れた不揮発メモリである<sup>1)</sup>。現在は256kbit程度ま での比較的低容量の商品化が始まったばかりである。 さらに,高集積化,低消費電力が進み,急速に進行 しているマルチメディアの世界で次世代強誘電体メ モリとして期待されている<sup>2)</sup>。

ー般に強誘電体メモリの強誘電体として用いられ ているチタン酸ジルコン酸鉛 (Pb(Zr<sub>0.52</sub>Ti<sub>0.48</sub>)O<sub>3</sub>: PZT)は,高温プロセスによる劣化や,プロセス中の 水素により劣化が生じることが知られている<sup>3)</sup>。多く の場合,そのプロセス後に酸素処理を行い、回復さ せている。しかし,最終の窒化シリコン(SiN<sub>x</sub>)保護 膜形成プロセス後では,A1電極の酸化による劣化等 の問題があり,回復のための酸素処理が困難となる。 また,SiN<sub>x</sub>膜中の水素の強誘電体膜中への拡散によ る劣化あるいはSiN<sub>x</sub>保護膜の残留応力による劣化も 懸念されている。そこで,強誘電体に水素劣化を生 じさせず,膜中の含有水素量が少なく,残留応力の 小さい良好なSiN<sub>x</sub>膜の作製プロセスが期待されてい る。

一方,高温のタングステン(W)線を触媒に用いる 触媒化学気相成長(<u>Cat</u>alytic <u>chemical</u> <u>vapor</u> <u>deposition</u>

<sup>&</sup>lt;sup>\*</sup>機械電子部 <sup>\*\*</sup>ローム㈱ <sup>\*\*\*</sup>北陸先端科学技術大学院大学

:Cat-CVD)法が提案されている<sup>4)</sup>。Cat-CVD法ではシ ラン(SiH<sub>4</sub>)ガスおよびアンモニア(NH<sub>3</sub>)ガスを材料ガ スに用い,触媒体の表面での接触分解反応により基 板上にSiNx膜を形成する。Cat-CVD法によるSiNx膜は, 700 以上の温度を用いる熱CVD法のSiNx膜に近い優 れた特性を持っている。しかも,熱CVDの作製温度 より300~400 は低い400 以下の温度で作製されて いるため、膜中の残留応力も非常に小さいことが報 告されている<sup>5)</sup>。このようにCat-CVD法で作製した良 好なSiN<sub>x</sub>膜をガリウムヒ素 (GaAs) 化合物半導体の高 移動度トランジスタ(HEMT)デバイスの保護膜に用い, 良好なデバイス特性が得られることが服部等<sup>6)</sup>により 報告されている。しかし,強誘電体デバイスの場合, SiH<sub>4</sub>およびNH<sub>3</sub>を触媒分解反応によりSiN<sub>x</sub>膜を形成す ることから、プロセス中に活性な水素が発生し、強 誘電体の特性が劣化することが懸念される。

これまでに高温のW線を触媒体に用い,NH<sub>3</sub>を分解 した雰囲気中で強誘電体キャパシタの曝露処理を行 い,次の知見が得られている。 基板温度が200 以 下ではPZT強誘電体キャパシタが劣化しないこと<sup>7)</sup>。

PZT強誘電体の劣化が強誘電体を通過した水素によ り下部電極の白金(Pt)で促進されること。 処理雰 囲気の水素分圧が高くなると劣化しやすくなること<sup>8)</sup>。

触媒体への投入電力が大きくなり,触媒体からの 熱輻射が大きくなっても基板を冷却して200 以下に 保てば強誘電体が劣化しないこと<sup>9)</sup>。これらの結果か ら,強誘電体メモリの作製プロセスにCat-CVD法を 適用するには,基板温度および,処理雰囲気中の水 素分圧を抑え,強誘電体を劣化させず特性の良好な SiN<sub>x</sub>膜を作製することが重要である。

そこで,本報では,Cat-CVD法の強誘電体集積回



図1 Cat-CVD装置を用いたSiN<sub>x</sub>膜の形成イメージ図

路製造プロセスへの適用を目指し,良質のSiN<sub>x</sub>膜を 強誘電体上に形成するために,触媒体からの熱輻射 による初期の基板温度の変化を抑制する方法および 強誘電体を劣化させないSiN<sub>x</sub>膜の低温(200)での形 成について報告する。

## 2.実験装置と方法

6インチシリコンウエハ上およびそのウエハ上に 強誘電体キャパシタを構成した試料上にCat-CVD装 置によりSiN<sub>x</sub>膜を作製した。

#### 2.1 Cat-CVD装置

Cat-CVD法は,北陸先端科学技術大学院大学の松 村英樹教授がシリコン系の薄膜を作製する際に,高 温のW線に触媒のような働きをさせると良好な薄膜 ができることから名付けた手法である<sup>10)</sup>。

Cat-CVD装置は,真空チャンバ内に,ガス導入シ ャワーヘッド,触媒体,基板ホルダが設置されてい る。シャワーヘッドからSiH<sub>4</sub>とNH<sub>3</sub>の混合ガスを導 入し、真空ポンプにより減圧排気する。触媒体は、 基板の面と平行な触媒体設置フレームにW線をジグ ザグに張り,通電加熱により1800 程度になってい る。この高温の触媒体により、材料ガスを活性化し、 薄膜形成に用いることから、広範囲のガス圧で薄膜 の低温形成が可能である。しかし、高温の触媒体か ら基板への熱輻射があることから,基板と基板ホル ダの熱接触が悪いと基板温度が上昇するなど基板温 度の制御性が悪くなる。そこで、基板ホルダには静 電チャック(electrostatic chuck :ESC)を用い,基板を 固定している。ESCは絶縁物のセラミックスの中に 正負の電極を配置し、その電極間に数kVの電圧を印 加して基板を吸着することで基板と基板ホルダの熱 接触が良好に保つことができる。さらに基板ホルダ は裏面にヒータによる加熱機構とエア吹き付けによ る冷却機構を有している。触媒体と基板との距離は 4cm程度であり,通常,触媒体と基板との間にシャ ッタが置かれている。

薄膜堆積は,NH₃ガスを導入後,触媒体を通電加 熱し,SiH₄ガスを導入し,安定した反応になった後, シャッタを開放し,薄膜の堆積を開始する。

Cat-CVD装置によりSiN<sub>x</sub>膜を形成する概念図を図1 に示す。シャワーヘッドからSiH<sub>4</sub>,NH<sub>3</sub>を真空中に 導入する。図中最も大きな球がSi原子,次のものが



図2 強誘電体キャパシタの構造ならびにSiN<sub>x</sub>膜堆積 イメージ図

N原子,最も小さいものがH原子を表し,SiにHが4 個ついたものがSiH₄分子,NにHが3個ついたものが NH₃分子を表している。高温の金属線触媒体上で分 解し,その粒子が基板上に飛来しSiN<sub>x</sub>膜が堆積する。

#### 2.2 PZT強誘電体試料

強誘電体メモリは,強誘電体の分極電荷を不揮発 の情報として用い,強誘電体キャパシタとトランジ スタで構成されている。そこで,PZT強誘電体キャ パシタは,共同研究者であるローム㈱より提供を受 けて,強誘電体メモリ作製プロセスへのCat-CVD法 の適用の検討を行った。PZT強誘電体キャパシタは, 6インチのシリコンウエハにシリコン熱酸化 (SiO<sub>2</sub>/Si)膜を構成し,その上にイリジウム酸化膜 (IrO<sub>2</sub>),白金(Pt)の2層の下部電極(Pt/IrO<sub>2</sub>)をスパッ タリング法により作製し,その上にsol-gel法で 300nmのPZTを塗布し,さらにイリジウムベースの 上部電極を構成した後,酸素雰囲気中で700 ,1分 間の急峻熱処理(rapid thermal annealing : RTA)を施

表1 ウエハ表面温度測定条件

	(a)	(b)
シャッタ	Mo金属	石英
NH₃流量	200 ml/min	
反応槽圧力	1.3 Pa	
W線触媒体	φ0.5 mm × 1850 mm	
触媒体への投入電力	850 W	
触媒体エリア	160 mm × 170 mm	
基板-触媒体間距離	40 mm	
静電チャック印加電圧	3 kV	
ホルダ設定温度	160	
ホルダ冷却	裏面空冷(100 l/min)	

し,結晶化した。上部電極のサイズは50μm×50μm である。図2に強誘電体試料の構造ならびにSiN<sub>x</sub>膜堆 積のイメージ図を示す。

## 2.3 膜質の評価について

Si基板上に形成したSiN<sub>x</sub>膜について,屈折率と膜 厚測定は,エリプソメータ(日本真空技術㈱製:ESM-1A)を用いた。光源には波長633nmのヘリウム-ネオ ンレーザを用いた。SiN<sub>x</sub>膜は化学量論組成Si:N=3:4 のときは屈折率*n*=2.0を示すことから,屈折率2.0を 中心にSiH<sub>4</sub>流量等の作製条件を変化させた。SiN<sub>x</sub>膜 のエッチングレートは室温中,緩衝フッ酸 (20.8%NH<sub>4</sub>HF<sub>2</sub>水溶液:16BHF)を用い測定した。また 大気曝露後の耐酸化性の評価は,フーリエ変換赤外 吸収分光(FTIR)法(㈱島津製作所製:FTIR-8300)で行 った。

PZT強誘電体キャパシタ上にSiN<sub>x</sub>膜を形成した試料について,電極部分のSiN<sub>x</sub>膜をエッチングし,分極(P)-電界(E)特性を測定し,形成前に測定した結果と比較してPZT強誘電体の電気特性劣化の有無を評価した。P-Eヒステリシスループは1kHzでソーヤタワー回路により測定した。

### 3.結果

#### 3.1 ウエハ表面温度

Cat-CVD法では,高温の触媒体を真空チャンバ内 に配置するため触媒体加熱開始後あるいはシャッタ 開放後,高温に加熱された触媒体からの熱輻射によ り,基板温度が変化する<sup>11)</sup>。特に,低温作製の場合 や、実用化を目指して堆積速度の高速化を実現する ために触媒体が増加した時等は基板温度に大きく影 響を与えると考えられる。そこで, Cat-CVD法によ るプロセス中のウエハ表面温度を知るため,Siウエ ハに熱電対を固定し,NH3雰囲気で触媒体を加熱し て,ウエハ表面温度の測定を行った。ウエハ表面温 度の測定条件を表1に示す。シャッタに(a)モリブデ ン(Mo)金属ならびに(b)石英ガラスを用いた場合の ウエハ表面温度の変化を図3に示す。Moシャッタを 閉じた状態でも触媒体の加熱を開始するとウエハ表 面温度は上昇する。触媒体自体は加熱開始5秒以内 には1800 まで達している。次にシャッタを開ける とウエハ表面温度は急激に上昇する。しかし,ESC を用いたことにより基板と基板ホルダの熱接触が良

好で,触媒体からの熱輻射を基板ホルダに逃がし, 30秒程度で平衡状態になる。温度の上昇は30 程度 に抑制され,さらにその後はほぼ一定の温度になっ ている。

しかし,Cat-CVD法によるSiN<sub>x</sub>膜の低温作製では, 屈折率2.0が得られる最適SiH<sub>4</sub>流量は基板温度に大き く依存することが分かっている。従ってシャッタに Mo金属を用いた場合,温度変動が生じている堆積初 期に,期待される特性と異なる膜が堆積することに なる。さらに強誘電体デバイス用保護膜堆積が1分 程度の処理時間になることを考慮すると,堆積した 膜のかなりの領域にわたって膜組成がずれることが 懸念される。

そこで,シャッタに石英ガラスを用いてウエ八表 面温度の測定を行ったところ,図3(b)に示す結果が 得られた。石英シャッタ使用すると,触媒体加熱開 始後,ウエハ表面温度は大きく上昇するが,シャッ 夕開放時の初期の温度変化が10 以下に低減されて いる。これは,シャッタを介した触媒体からの熱輻







射により,シャッタ開放前にウエハがある程度事前 加熱されるので,シャッタ開放時の温度上昇を抑制 できるためである。触媒体を用いた予備加熱は不活 性なガス雰囲気でも考えられるが,材料ガスとの置 換時のガス圧の変動に配慮しなければならない。

石英シャッタの使用による膜堆積初期の温度上昇 の低減は,低温でのSiN<sub>x</sub>膜作製時の膜厚方向への膜 質の均質化に効果を発揮する。また,堆積終了後, シャッタを挿入しても急激な温度変化を示しておら ず,膜中のストレスを緩和しながらの降温にもよい 影響を与えることができると考えている。

#### 3.2 低温作製したSiN<sub>x</sub>膜の特性

PZTの強誘電特性を劣化させないためには,水素 分圧および基板温度を下げる必要がある。水素は SiH4およびNH3の分解により生じることから,反応 圧力を低く設定した方が水素分圧を低くできる。そ こで,これまでの高温の触媒体でNH3を活性化した 雰囲気でのPZTキャパシタの曝露処理の結果から, 反応槽の圧力を1.3Pa,またSiNx膜堆積中の基板表面 温度が200 になるように基板ホルダ温度を150 に 設定し,緻密なSiNx膜を堆積することを目的に,Si ウエハを基板に用いて最適なSiH4の流量の検討を行 った。

SiN<sub>x</sub>膜を低温作製する条件を表2に示す。得られた
SiN<sub>x</sub>膜の堆積速度ならびに屈折率のSiH<sub>4</sub>流量依存性
を図4に示す。SiH<sub>4</sub>流量に依存してSiN<sub>x</sub>膜の屈折率な
らびに堆積速度が増加し,NH<sub>3</sub>流量に対して1/100~
1/50程度のSiH<sub>4</sub>を供給することにより,屈折率*n*=2.0
に近いSiN<sub>x</sub>膜が得られる。室温での16BHFに対する
SiN<sub>x</sub>膜のエッチング速度と屈折率の関係を図5に示す。
屈折率2.0近傍でエッチング速度は最小値を示し,

表2 SiN<sub>x</sub>膜低温作製条件

SiH4流量	1.5 - 4.0 ml/min	
NH₃流量	200 ml/min	
反応槽圧力	1.3 Pa	
W線触媒体	φ0.5 mm × 1850 mm	
触媒体への投入電力	850 W	
触媒体エリア	160 mm × 170 mm	
基板-触媒体間距離	40 mm	
静電チャック印加電圧	3 kV	
基板ホルダ温度	150 °C	
ホルダ冷却	裏面空冷(100 l/min)	
Si基板サイズ	6 inchSiウエハ	
シャッタ	石英	
堆積時間	$2 - 10 \min$	



図4 基板ホルダ温度150 で堆積したSiN<sub>x</sub>膜の堆積速 度ならびに屈折率のSiH₄流量依存性



図5 基板ホルダ温度150 で堆積したSiN<sub>x</sub>膜の室温でのBHFに対するエッチング速度と屈折率の関係

20nm/min程度となっている。しかし,Cat-CVD法で 作製したSiN<sub>x</sub>膜としては比較的大きなエッチング速 度である。エッチング速度の最小値を示したSiN<sub>x</sub>膜 のFTIRスペクトルを図6に示す。堆積後3カ月の大気 曝露を施した場合においても,シリコン-酸素(Si-O) 結合に起因する信号強度の増大は観測されなかった。 これはかなり緻密な膜ができていると言える。しか し,この膜のFTIRスペクトルには,窒素-水素(N-H) 結合ならびにシリコン-水素(Si-H)結合に起因する信 号が明瞭に観測され,膜中にかなりの量の水素(H)の 含有が予測される。

図7には表2に示す堆積条件でSiH4流量を3.0sccmと してPZTキャパシタ上にSiNx膜を堆積した場合の残 留分極-電界(P-E)特性を示す。SiNx膜の堆積前後に おいても,P-Eヒステリシスループの変化はほとん ど観測されず,低電圧駆動も可能であり,SiNx膜堆



図6 基板ホルダ温度150 で作製したSiN<sub>x</sub>膜の堆積か ら2週間ならびに3カ月後の赤外吸収スペクトル



図7 強誘電体キャパシタにおけるSiN<sub>x</sub>膜堆積前後の P-E特性

(実線はSiH₄流量3ml/min,NH₃流量200ml/minで SiN<sub>x</sub>膜を作製した試料,点線はSiN<sub>x</sub>膜の堆積を 行っていない試料)

積中に強誘電特性が劣化していないことが分かる。

## 4.結 言

高温のW線を触媒体として用いたCat-CVD法を強誘電体キャパシタ上にSiN<sub>x</sub>膜を形成する手法として 適用する試みを行った。

Cat-CVD法では、高温の触媒体からの熱輻射によ り、基板ならびにその上に形成したSiN<sub>x</sub>膜に大きな 影響を及ぼし、堆積開始初期には基板に大きな温度 変化が生じていた。これには、シャッタに光透過性 の材料を用いることにより、シャッタを閉じた状態 (膜堆積前)で触媒体の熱輻射を基板に与えることが でき、基板温度が触媒体からの熱輻射との平衡状態 に達し、シャッタ開直後の基板温度変化の軽減が可 能となった。これはSiN<sub>x</sub>膜の低温作製および高速作 製等触媒体への投入電力が大きくなった時に効果的 である。

Cat-CVD法を用いてSiN<sub>x</sub>膜を基板温度200 という 低温で形成した。その膜の16BHFによる室温でのエ ッチングレートは20nm/minであった。また,3カ月 の大気曝露を行ったが,酸化が進まないことがわか った。さらにPZT強誘電体の電気特性を劣化させず にPZT強誘電体キャパシタ上にSiN<sub>x</sub>膜が形成できる ことが分かった。

この結果,次世代強誘電体メモリ作製にCat-CVD 法により作製したSiN<sub>x</sub>膜が適用可能であることが分 かった。また、Cat-CVD法での低温で良好な薄膜を 形成できるということは,有機膜上へのSiNx膜の形 成の期待ができ,今後,Cat-CVD装置の活用がさら に広まるものと考えている。

## 謝 辞

本研究を遂行するにあたり,ご助言をいただいた 北陸先端科学技術大学院大学助教授梅本宏信氏なら びに助手和泉亮氏に感謝します。

本研究の一部は通商産業省大学連携型産業科学技 術研究開発プロジェクト「Cat-CVD法による半導体 デバイス製造プロセス」の一環として新エネルギー ・産業技術総合開発機構(NEDO)より石川県産業創出 支援機構に委託され,北陸先端科学技術大学院大学 で実施されたものです。

#### 参考文献

- 1) 中村孝:Pb(Zr,Ti)O<sub>3</sub>膜による強誘電体メモリの開発,応用物理学会誌, Vol.67,No.11,p.1263 (1998)
- 2) 塩嵜忠,阿部東彦,武田英次,津屋英樹編:強誘電体 薄膜メモリ,日本,㈱サイエンスフォーラム (1995)
- 3) 塩嵜忠,宮坂洋一,望月博,崎山恵三:強誘電体メモリ先端プロセス,日本,㈱サイエンスフォーラム (1999)
- 4) 松村英樹:触媒CVD(cat-CVD)法によるシリコン系 薄膜堆積,応用物理学会誌,Vol.66,No.10,p.1094 (1997)
- 5) LSI,LCDの4分野に向け企業が実用化に取り組み 始めた「Cat-CVD」,日経マイクロデバイス,No.176, p.155 (2000)
- 6) R.Hattori, G.Nakamura, S.Nomura, T.Ichise,A.Masuda and H.Matsumura: Tech. Dig. 19th IEEE

GaAs IC Symp., Anaheim, p.78 (1997)

- T.Minamikawa, Y.Yonezawa, T.Nakamura, Y.Fujimori, A.Masuda and H.Matsumura: Jpn. J. Appl. Phys. Vol.38,p.5358 (1999)
- T.Minamikawa, Y.Yonezawa, Y.Fujimori, T.Nakamura, A.Masuda and H.Matsumura: Mater. Res. Soc. Symp. Proc. Vol.596,p.271 (2000)
- 9)南川俊治,米澤保人,中村孝,藤森敬和,増田淳,松村 英樹:強誘電体キャパシタに対するCat-CVD法を 用いた活性アンモニア処理における基板冷却効 果,第17回強誘電体応用会議予稿集,p.115 (2000)
- 10)松村英樹:アモルファスシリコンの低水素化,応用 物理学会誌,Vol.61,No.10,p.1013 (1992)
- 11) 松村英樹,野村秀二:cat-CVD法による薄膜堆積,ア ネルバ技報,Vol.2,p.5 (1996)